



Arkitektura e kompjuterit

Pjesa 4 – Njohje me një kompjuter të thjeshtë, MARIE

Prof. Asoc. Dr. Ermir Rogova

Hyrje

- Në pjesën 1 paraqitëm një pamje të përgjithshme të sistemeve kompjuterike
- Në pjesën 2, përshkruam se si të dhënat ruhen dhe manipulohen nga komponentët e ndryshëm të sistemit kompjuterik
- Në pjesën 3 përshkruam komponentet bazike të qarqeve dixhitale
- Me këto të dhëna, ne tani mund të kuptojmë se si komponentet kompjuterike punojnë dhe se si përshtaten së bashku për të krijuar sisteme kompjuterike të dobishme





Hyrje

- CPU-ja e kompjuterit merr, dekodon dhe ekzekuton udhëzimet e programit
- Dy pjesë kryesore të CPU-së janë: shtegu i të dhënave (datapath) dhe njësia e kontrollit (control unit)
 - Shtegu i të dhënave përbëhet nga njësia aritmetiko-logjike dhe njësitë për ruajtje (regjistrat) të cilët ndërliidhen nga një magjistrale e cila është e lidhur me memorjen kryesore
 - Komponente të ndryshme të CPU-së kryejnë operacione sekuenciale sipas sinjaleve të dhëna nga njësia e kontrollit

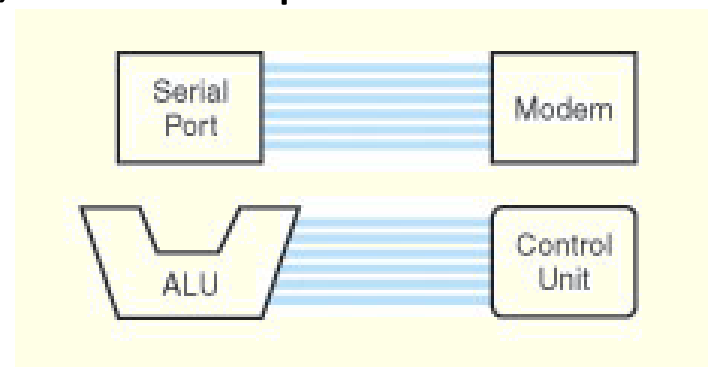
Hyrje

- Regjistrat mbajnë të dhëna të cilave CPU-ja mund tju qaset menjëherë
- Ato implementohen duke përdorur flip-flopët D
 - Një regjistër 32-bitësh kërkon 32 flip-flopë D
- Njësia aritmetiko-logjike (ALU) kryen operacione logjike dhe aritmetikore të dirixhuara nga njësia e kontrollit
- Njësia e kontrollit vendos se cilat veprime duhen të kryhen duke u bazuar në vlerat e regjistrit njehsor dhe regjistrit të statusit të një programi.

Hyrje

- CPU-ja ndan të dhënat me komponentet e tjera të sistemit duke përdorur një magjistrale
 - Magjistralla është një bashkësi telash të cilët njëherësh përcjellin nga një bit përgjatë një linje
- Zakonisht në sisteme kompjuterike gjenden dy lloje të magjistrave: point-to-point, and multipoint

Konfigurim magjistrale
point-to-point:

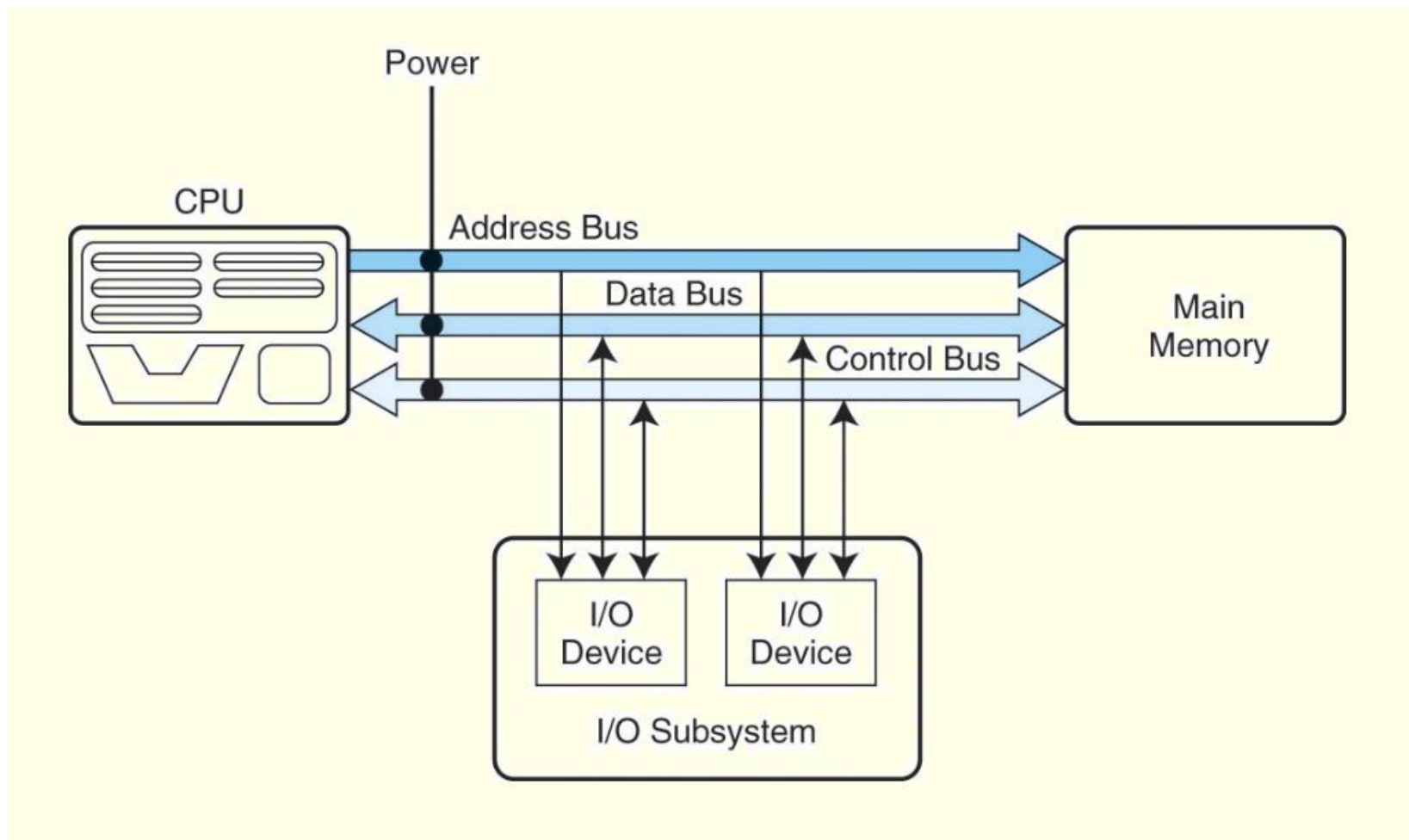


Hyrje

- Magjistralet përmbajnë linja për të dhëna, linja kontrolli dhe linja të adresave
- Linjat për të dhëna përcjellin bitët prej një paisje në tjetrën, linjat e kontrollit përcaktojnë drejtimin e rrjedhjes së të dhënave dhe kur secila paisje mund ti qaset magjistrales
- Linjat e adresave përcaktojnë lokacionin e burimit ose të destinimit të të dhënave

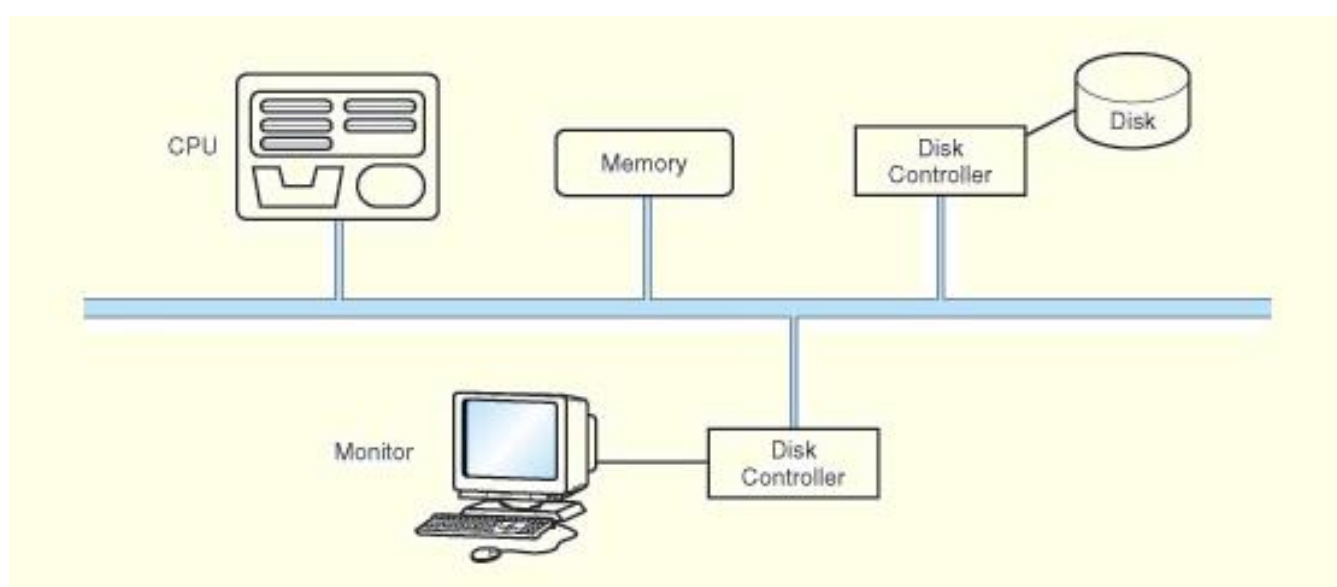


Hyrje



Hyrje

- Mëposhtë është paraqitur një magjistrale multipoint
- Për shkak se magjistranja është një burim që ndahet, qasja në të kontrollohet përmes protokollëve të cilat janë të integruar në hardver



Hyrje

- Në një konfigurim master-slave ku më shumë se një paisje mund të jetë udhëheqës i magjistrales , kërkesat për udhëheqje duhet të arbitrohen
- Katër kategori të arbitrimit të magjistrales janë:
 - **Daisy chain:** Lejet kalohen prej paisjeve me prioritet më të lartë te ato me prioritet më të ulët
 - **Centralizim paralel:** Secila paisje është direkt e lidhur me një qark arbitrimi
 - **E shpërndarë duke përdorur vet-detektimin:** Paisjet vendosin ndërmjet vete se cila e merr magjistralen
 - **E shpërndarë duke përdorur detektimin e ndeshjeve:** Cilado paisje mund të provojë ta përdorë magjistralen. Nëse ka ndeshje me të dhëna të një paisje tjetër, provon prapë.



Hyrje

- Secili kompjuter përmban së paku një orë e cila sinkronizon veprimet e komponenteve të tij
- Për të kryer lëvizjen e të dhënave apo operacion kompjuterik nevojitet një numër i caktuar i cikleve të orës
- Frekuenca e orës, që matet me megaherc ose gigaherc, përcakton shpejtësinë me të cilën kryhen të gjitha veprimet
- Koha e ciklit të orës është inversi i frekuencës së orës
 - Ora 800 MHz ka ciklin prej 1.25 ns

Hyrje

- Shpejtësia e orës nuk duhet të ngatërrohet me performancën e CPU-së
- Koha që i nevojitet CPU-së për ta ekzekutuar një program jepet në ekuacionin përgjithshëm të performances:

$$\text{CPU Time} = \frac{\text{seconds}}{\text{program}} = \frac{\text{instructions}}{\text{program}} \times \frac{\text{avg. cycles}}{\text{instruction}} \times \frac{\text{seconds}}{\text{cycle}}$$

- Këtu shohim se mund ta përmirësojmë performancën kur zvoglojmë numrin e udhëzimeve në program, zvoglojmë numrin e cikleve për udhëzim, ose zvoglojmë numrin e nanosekondave për cikël të orës.

Do ti kthehemi këtij ekuacioni të rëndësishëm më vonë.

Hyrje

- Kompjuteri komunikon me botën e jashtme përmes nënsistemit hyrje/dalje (I/O) të tij
- Paisjet I/O lidhen me CPU-në përmes interfejsëve të ndryshëm
- I/O mund të jetë i hartuar memorikisht (memory-mapped) ku prej pikvështrimit të CPU-së paisja sillet sikur memorja kryesore
- Ose I/O mund të jetë i bazuar në udhëzime (instruction-based), ku CPU-ja ka një bashkësi të specializuar të udhëzimeve për I/O-në

I/O-në do ta studiojmë në detaje në pjesën 7.

Hyrje

- Memorja kompjuterike përbëhet prej një matrice lineare të qelizave memoruese që mund të adresohen. Këto janë të ngjajshme me regjistrat
- Memorja mund të jetë byte-addressable, ose word-addressable, ku word (fjala) zakonisht përbëhet prej dy apo më shumë bajtësh
- Memorja ndërtohet nga çipët RAM, që shpesh u referohet në terma të gjatësia \times gjërësia
- Nëse madhësia e fjalës në një makinë është 16 bitë, atëherë një chip RAM $4M \times 16$ na jep 4 megabajtë në lokacione 16-bitëshe



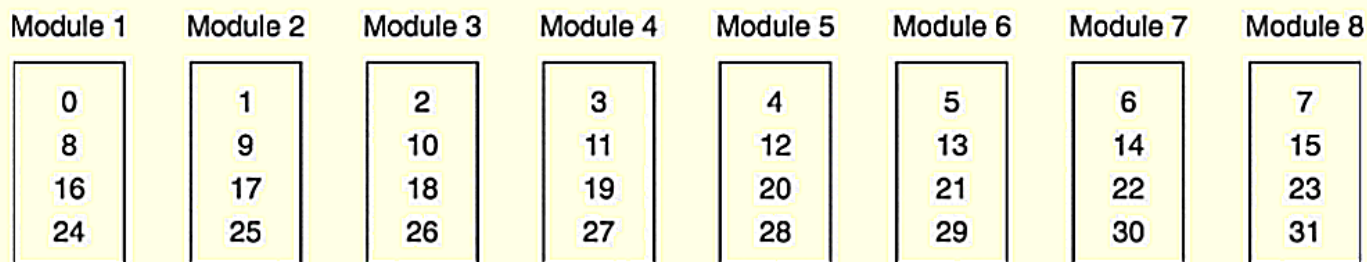
Hyrje

- Si i qaset kompjuteri një lokacioni në memorje me një adresë të caktuar?
- Shohim që 4M mund të shprehen si $2^2 \times 2^{20} = 2^{22}$ words
- Lokacionet për këtë memorie numrohen prej 0 deri $2^{22} - 1$
- Prandaj magjistrales së memorjes i nevojiten së paku 22 linja të adresave
 - Linjat e adresave numrojnë prej 0 deri $2^{22} - 1$ në binar. Secila linjë është ose “on” ose “off” duke indikuar lokacionin e elementit memorik të dëshiruar

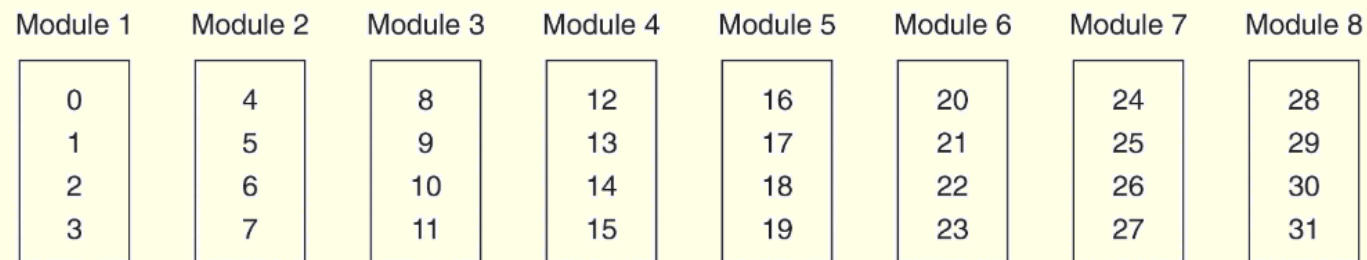
Hyrje

- Memorja fizike zakonisht përbëhet prej më shumë se një RAM çipi
- Qasja është më efektive kur memorja organizohet në grupe të çipëve ku adresat ndërthurren ndërmjet çipëve
- Te ndërthurrja e rëndit të ulët (low-order interleaving), bitët e rendit të ulët të adresës përcaktojnë cili nga çipët përmban adresën e duhur
- Te ndërthurrja e rëndit të lartë (high-order interleaving), bitët e rendit të lartë e specifikojnë atë

Hyrje



Low-order Interleaving



High-order Interleaving

Hyrje

- Ekzekutimi normal i një programi ndryshon kur ndodh një ngjarje me prioritet më të lartë. CPU-ja njoftohet për këtë ngjarje përmes ndërprerjeve (interrupts)
- Ndërprerjet mund të shkaktohen nga kërkesa I/O, gabime aritmetikore (pjestimi me zero), ose kur haset në një udhëzim jo valid
- Secila ndërprerje asociohet me një procedure e cila drejton veprimet e CPU-së kur ndodh ajo ndërprerje
 - Më gjërësisht do flasim më vonë

MARIE

- Shumë nga konceptet e diskutuara deri më tani mund ti provojmë duke përdorur një model kompjuteri shumë të thjeshtë
- Ky model (**M**achine **A**rchitecture that is **R**eally **I**ntuitive and **E**asy, MARIE) është krijuar për të vetmin qëllim të ilustrimit të koncepteve bazike të sistemeve kompjuterike
- Ky system është shumë i thjeshtë për të bërë diqka të përdorshme në botën reale, por përvetësimi i funksioneve të tij na mundëson të kuptojmë arkitekturat e sistemeve shumë më komplekse



MARIE

- Puna me MARIE do ta kryhet gjatë ushtrimeve laboratorike.



Pyetje???